

(19)



Europäisches Patentamt

European Patent Office

Office européen des brevets



(11)

EP 0 948 170 A2

(12)

EUROPÄISCHE PATENTANMELDUNG

(43) Veröffentlichungstag:
06.10.1999 Patentblatt 1999/40

(51) Int. Cl. 6: H04L 25/02, G06F 13/38

(21) Anmeldenummer: 99105790.2

(22) Anmeldetag: 22.03.1999

(84) Benannte Vertragsstaaten:
AT BE CH CY DE DK ES FI FR GB GR IE IT LU
MC NL PT SE

Benannte Erstreckungsstaaten:
AL LT LV MK RO SI

(30) Priorität: 31.03.1998 DE 19814426

(71) Anmelder:
PCS PC-Systeme Entwicklungs- und
Produktionsgesellschaft mbH & Co. KG
86199 Augsburg (DE)

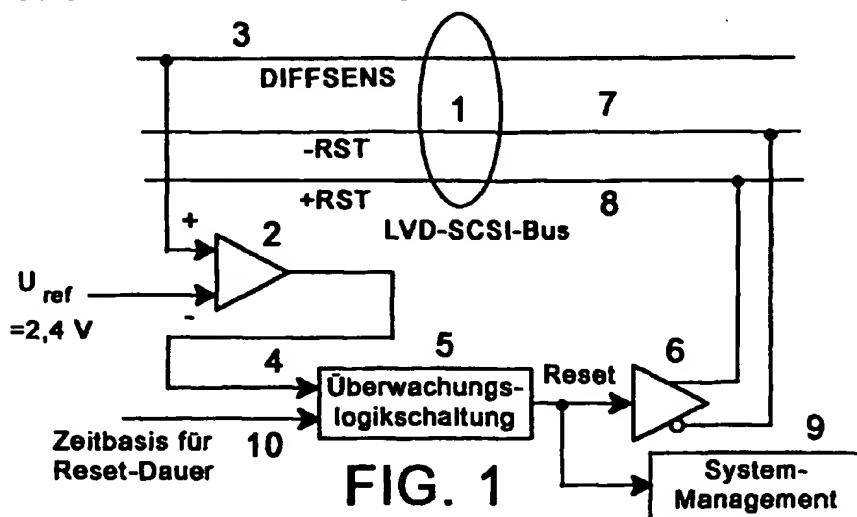
(72) Erfinder: Depta, Robert
86179 Augsburg (DE)

(74) Vertreter:
Epping, Wilhelm, Dr.-Ing.
Patentanwalt
Postfach 22 13 17
80503 München (DE)

(54) In einem Rechnersystem vorgesehene Schaltung zum Schutz von LVD(Low Voltage Differential)- SCSI(Small Computer System Interface) -Einrichtungen

(57) Die Schaltung zum Schutz von LVD-SCSI-Einrichtungen vor zu hohen Signalspannungen von an einem gleichen SCSI-Bus angeschlossenen HVD-SCSI-Einrichtungen vergleicht den auf der DIFFSENS-Leitung (3) des Bus (1) herrschenden Spannungspegel mit einer dem niedrigsten charakteristischen Wert eines HVD-Spannungspegels auf der DIFFSENS-Leitung

entsprechenden Referenzspannung (U_{ref}). Eine Überwachungslogik (5) löst über die RST-Busleitungen (7, 8) einen Bus-Reset aus, wenn der DIFFSENS-Spannungspegel die Referenzspannung übersteigt. Die Schaltung ist bei Rechnersystemen mit SCSI-Bus verwendbar.



Beschreibung

[0001] Die Erfindung betrifft eine in einem Rechnersystem vorgesehene Schaltung zum Schutz von LVD(Low Voltage Differential)-SCSI(Small Computer System Interface)-Einrichtungen, z.B. Geräten oder Controllern, vor zu hohen Signalspannungen, die von an einem gleichen symmetrischen LVD-SCSI-Bus angeschlossenen und aktivierte HVD-SCSI(High Voltage Differential)-Einrichtungen erzeugt werden.

[0002] In Rechnersystemen besteht die Möglichkeit, daß versehentlich HVD-SCSI-Einrichtungen, z.B. Treiber, am gleichen SCSI-Bus angeschlossen und aktiviert werden, an dem auch LVD-SCSI-Einrichtungen, z.B. Geräte oder Controller, betrieben werden. In der SCSI-Norm für LVD: SPI-2(X33T10/1142D, Rev.10) ist keine diesbezügliche Schutzmaßnahme vorgesehen. Bei einer zu hohen Signalspannungsansteuerung des SCSI-Bus können somit die angeschlossenen LVD-SCSI-Einrichtungen zerstört werden.

[0003] Bekannte, als integrierte Schaltungen (ICs) ausgeführte SCSI-Controller-Bausteine, die für LVD-Betrieb vorgesehen sind, werden beispielsweise mit einer Versorgungsspannung von 3,3 Volt gespeist. Zusätzlich ist für diese Bausteine spezifiziert, daß die maximal zulässige Spannung an den Signaleingängen die Versorgungsspannung nur um allerhöchstens 0,5 Volt überschreiten darf.

[0004] Laut der SCSI-3-Spezifikation müssen die Spannungspegel für HVD-SCSI-Signale konform zur Schnittstellennorm EIA RS-485 sein. Die Norm EIA RS-485 läßt Spannungspegel im Bereich zwischen -7 Volt und +12 Volt und zwar für Low-Impedance-Treiber zu. Infolgedessen sind die Bedingungen für das Auftreten von "Latch-up"-Effekten bei fast allen LUD-IC-Bausteinen bei einer falschen SCSI-Bus-Konfiguration vorprogrammiert.

[0005] Eine allerdings bislang noch nicht vorgesehene unterschiedliche Form der Steckverbindungen für HVD-SCSI- und LVD-SCSI-Busse bei gemischten Systemen würde ein einwandfreies und die LVD-Bausteine schützendes Anschließen erheblich erleichtern.

[0006] Herstellerfirmen von LVD-SCSI-Bausteinen sehen die Verantwortung für die Sicherung der LVD-Bausteine gegen Zerstörung am ehesten bei den Herstellern von HVD-SCSI-Einrichtungen (Festplatten, Umsetzer, Controller, Steckkarten oder dergleichen). Da die Lösung dieses Problems allerdings von der SCSI-Norm nicht vorgeschrieben und auch nicht vorgegeben wird, ist davon auszugehen, daß kein Hersteller von HVD-SCSI-Einrichtungen freiwillig Schutzmaßnahmen für LVD-SCSI-IC-Bausteine einbauen wird, ganz abgesehen davon, daß bei bereits fertig vorliegenden HVD-SCSI-Einrichtungen die Einfügung einer diesbezüglichen Schutzmaßnahme sowieso nicht mehr möglich ist.

[0007] Aufgabe der Erfindung ist es, für Rechnersysteme eine Schutzmaßnahme für LVD-SCSI-Einrich-

tungen anzugeben, durch welche sicher ausgeschlossen wird, daß bei versehentlichem Anschließen und Aktivieren von HVD-SCSI-Einrichtungen am gleichen SCSI-Bus an den LVD-SCSI-Einrichtungen zu hohe Signalspannungspegel auftreten und diese Einrichtungen somit zerstört werden können.

[0008] Gemäß der Erfindung, die sich auf eine Schaltung der eingangs genannten Art bezieht, wird diese Aufgabe dadurch gelöst, daß ein Komparator zum Vergleichen des auf der DIFFSENS (Difference Sense)-Leitung des LVD-SCSI-Bus herrschenden Spannungspegels mit einer dem niedrigsten charakteristischen Wert eines HVD-Spannungspegels auf der DIFFSENS-Leitung entsprechenden Referenzspannung vorgesehen ist und daß an den Ausgang des Komparators eine Überwachungslogikschaltung angeschlossen ist, deren Ausgang mit den beiden differentiellen RST-Leitungen des LVD-SCSI-Bus verbunden ist und einen SCSI-Bus-Reset auf dem LVD-SCSI-Bus auslöst, wenn das Ausgangssignal des Komparators meldet, daß der auf der DIFFSENS-Leitung auftretende Signalspannungspegel die Referenzspannung übersteigt.

[0009] Die Schutzschaltung nach der Erfindung zeichnet sich dadurch aus, daß sofort nach dem Erkennen des HVD-Signalspannungspegels auf der DIFFSENS-Leitung, also gewöhnlich eines Pegels von mehr als 2,4 Volt, von der Überwachungslogikschaltung ein SCSI-Bus-Reset auf dem LVD-SCSI-Bus ausgelöst wird.

[0010] Die DIFFSENS-Leitung ist beim symmetrischen, also einem mit differentiellen Signalen arbeitenden SCSI-Schnittstellenbus vorgesehen, um durch ein Prüfsignal kenntlich zu machen, ob eine mit unsymmetrischen, also nichtdifferentiellen Signalen arbeitende Einrichtung angeschlossen ist.

[0011] Vorteilhafte und zweckmäßige Weiterbildungen der Schaltung nach der Erfindung sind in den Unteransprüchen angegeben.

[0012] Die Dauer des durch die Schutzschaltung nach der Erfindung ausgelösten Bus-Resets wird in vorteilhafter Weise von der Dauer des entsprechenden Spannungspegels auf der DIFFSENS-Leitung abhängig gemacht und zusätzlich um eine Wartezeit verlängert, bis die stabilen Spannungspegelverhältnisse am LVD-SCSI-Bus gewährleistet sind. Dies Wartezeit ist länger bemessen als die minimale SCSI-Bus-Reset-Zeit.

[0013] Die Schutzschaltung nach der Erfindung ist in vorteilhafter Weise so ausgebildet, daß die Spannungspegel des auf dem LVD-SCSI-Bus ausgelösten Resets auf den symmetrischen RST-Leitungen einen Bereich von 0 Volt bis 3,3 Volt nicht überschreiten und die Differentialspannung zwischen dem positiven und dem negativen Teilsignal des Resets möglichst nicht kleiner als 1 Volt ist. Auf diese Weise werden vorgeschriebene Bedingungen erfüllt, um alle LVD-SCSI- und HVD-SCSI-Einrichtungen, die sich an demselben SCSI-Bus befinden, im SCSI-Reset-Zustand zu halten.

[0014] Durch das automatische Auslösen des SCSI-Resets am LVD-SCSI-Bus werden die an diesem Bus

aktiven HVD-SCSI-Einrichtungen sofort gesperrt, und an den integrierten Schaltungsbausteinen (ICs) von LVD-SCSI-Einrichtungen treten nur zulässige Spannungen auf, d.h. keine solchen Spannungen, die den TEPMPWR-Spannungspegel überschreiten. Ein Auftreten der Hardwarekomponenten zerstörenden "Latch-up"-Effekte in der LVD-SCSI-Umgebung ist somit gänzlich ausgeschlossen.

[0015] Bei Einsatz der Schutzschaltung nach der Erfindung ergibt sich eine sehr wirksame SCSI-Bussicherung, die unabhängig davon ist, ob sich das Rechnersystem gerade in der Anlaufphase oder in der normalen Arbeitsphase befindet.

[0016] Die Erfindung und Einzelheiten davon werden im folgenden anhand eines in zwei Figuren dargestellten Ausführungsbeispiels erläutert. Es zeigen:

FIG. 1 das Blockschaltbild einer entsprechend der Erfindung ausgebildeten Schutzschaltung, und

FIG. 2 einen Ablaufplan für die in der Schaltung nach der Erfindung enthaltenen Überwachungslogikschaltung.

[0017] In FIG. 1 ist in Blockschaltbildform ein Ausführungsbeispiel einer in einem Rechnersystem vorgesehenen Schaltung nach der Erfindung zum Schutz von LVD(Low Voltage Differential)-SCSI(Small Computer System Interface)-Einrichtungen, z.B. Geräten oder Controllern, vor zu hohen Signalspannungen, die von an einem gleichen symmetrischen LVD-SCSI-Bus 1 angeschlossenen und aktivierte HVD-SCSI(High Voltage Differential)-Einrichtungen erzeugt werden, dargestellt.

[0018] In der Schaltung ist ein Komparator 2 zum Vergleichen des auf der DIFFSENS(Difference Sense)-Leitung 3 des LVD-SCSI-Bus 1 herrschenden Spannungspegels mit einer Referenzspannung U_{ref} vorgesehen. Die Referenzspannung U_{ref} beträgt 2,4 Volt und entspricht dem niedrigsten charakteristischen Wert eines HVD-Spannungspegels auf der DIFFSENS-Leitung 3.

[0019] An den Ausgang des Komparators 2 ist mit ihrem ersten Eingang 4 eine Überwachungslogikschaltung 5 angeschlossen, deren Ausgang mit den beiden differentiellen RST-Leitungen 7 und 8 des LVD-SCSI-Bus 1 über einen Reset-Treiberverstärker 6 (Tristate) verbunden ist.

[0020] Die Überwachungslogikschaltung 5 löst einen SCSI-Bus-Reset auf dem LVD-SCSI-Bus 1 aus, wenn das Ausgangssignal des Komparators 2 meldet, daß der auf der DIFFSENS-Leitung 3 auftretende Signalspannungspegel die Referenzspannung U_{ref} übersteigt. Das Ausgangssignal der Überwachungslogikschaltung 5 beeinflußt außerdem das System-Management 9.

[0021] Die Dauer des durch die Schutzschaltung nach FIG. 1 ausgelösten Bus-Resets ist von der Dauer des entsprechenden Spannungspegels auf der DIFFSENS-Leitung 3 abhängig und wird zusätzlich um eine Warte-

zeit Δt verlängert, die länger bemessen ist als die minimale SCSI-Bus-Reset-Zeit, bis stabile Spannungspegelverhältnisse am LVD-SCSI-Bus 1 gewährleistet sind. Die Zeitgrundlage für die Bus-Reset-Dauer wird der Überwachungslogikschaltung 5 an ihrem zweiten Eingang 10 eingegeben.

[0022] Die Signalspannungspegel des auf dem LVD-SCSI-Bus 1 ausgelösten Bus-Resets dürfen einen Signalspannungsbereich von 0 bis 3,3 Volt nicht überschreiten, und die Differentialspannung zwischen dem positiven und negativen Teilsignal auf den entsprechenden differentiellen RST-Leitungen 7, 8 des LVD-SCSI-Bus 1 soll nicht kleiner als 1 Volt sein.

[0023] Im folgenden wird anhand des in der FIG. 2 dargestellten logischen Ablaufplans die Arbeitsweise der in der FIG. 1 enthaltenen Überwachungslogikschaltung 5 erläutert.

[0024] Die Überwachungslogikschaltung startet sofort nach dem Einschalten, also beim Übergang vom Ausgangszustand in den Zustand 0, ohne auf das Power Good-Signal des Rechnersystems zu warten, mit ihrer Arbeit, um bereits in der Hochlaufphase des Rechnersystems HVD-Zustände am LVD-SCSI-Bus auszuschließen. Danach wartet die Überwachungslogikschaltung, bis eventuell beim Prüfsignal auf der DIFFSENSE-Leitung ein HVD-Zustand auftritt, der durch einen die Referenzspannung von 2,4 Volt übersteigenden Spannungspegel auf der DIFFSENSE-Leitung gekennzeichnet ist. Dieser HVD-Zustand löst einen Bus-Reset-Zustand aus.

[0025] Dieser Bus-Reset-Zustand dauert so lange, bis die vorgegebene Wartezeit nach dem Zurückkehren in den LVD-Zustand, bei dem der Spannungspegel auf der DIFFSENSE-Leitung kleiner als 2,4 Volt ist, erreicht wird. Wenn sich der HVD-Zustand nach der abgelaufenen Wartezeit nochmals einstellt, wird der LVD-SCSI-Bus weiter im Reset-Zustand gehalten. Der Reset-Zustand wird erst weggenommen, nachdem sich die LVD-Zustände auf dem Bus längere Zeit stabilisiert haben.

Patentansprüche

1. In einem Rechnersystem vorgesehene Schaltung zum Schutz von LVD(Low Voltage Differential)-SCSI(Small Computer System Interface)-Einrichtungen, z.B. Geräten oder Controllern, vor zu hohen Signalspannungen, die von an einem gleichen symmetrischen LVD-SCSI-Bus angeschlossenen und aktivierte HVD-SCSI(High Voltage Differential)-Einrichtungen erzeugt werden, dadurch gekennzeichnet, daß ein Komparator (2) zum Vergleichen des auf der DIFFSENS(Difference Sense)-Leitung (3) des LVD-SCSI-Bus (1) herrschenden Spannungspegels mit einer dem niedrigsten charakteristischen Wert eines HVD-Spannungspegels auf der DIFFSENS-Leitung entsprechenden Referenzspannung (U_{ref}) vorgesehen

ist und daß an den Ausgang des Komparators eine Überwachungslogikschaltung (5) angeschlossen ist, deren Ausgang mit den beiden differentiellen RST-Leitungen (7, 8) des LVD-SCSI-Bus verbunden ist und einen SCSI-Bus-Reset auf dem LVD-SCSI-Bus auslöst, wenn das Ausgangssignal des Komparators meldet, daß der auf der DIFFSENS-Leitung auftretende Signalspannungspegel die Referenzspannung übersteigt.

verbunden sind.

9. Schaltung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Überwachungslogikschaltung (5) bereits mit dem Einschalten des Rechnersystems aktiviert ist.

ist und daß an den Ausgang des Komparators eine Überwachungslogikschaltung (5) angeschlossen ist, deren Ausgang mit den beiden differentiellen RST-Leitungen (7, 8) des LVD-SCSI-Bus verbunden ist und einen SCSI-Bus-Reset auf dem LVD-SCSI-Bus auslöst, wenn das Ausgangssignal des Komparators meldet, daß der auf der DIFFSENS-Leitung (3) auftretende Signalspannungspegel die Referenzspannung (U_{ref}) übersteigt.

2. Schaltung nach Anspruch 1, dadurch gekennzeichnet, daß die Referenzspannung (U_{ref}) 2,4 Volt beträgt.

3. Schaltung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die Dauer des durch die Überwachungslogikschaltung (5) ausgelösten SCSI-Bus-Resets zumindest so lange bemessen ist, wie das Ausgangssignal des Komparators (2) meldet, daß der auf der DIFFSENS-Leitung (3) auftretende Signalspannungspegel die Referenzspannung (U_{ref}) übersteigt.

4. Schaltung nach Anspruch 3, dadurch gekennzeichnet, daß die Dauer des durch die Überwachungslogikschaltung (5) ausgelösten SCSI-Bus-Resets um eine zusätzliche Wartezeit verlängert ist, die so gewählt ist, daß stabile Signalspannungsverhältnisse auf dem LVD-SCSI-Bus (1) gewährleistet sind.

5. Schaltung nach Anspruch 4, dadurch gekennzeichnet, daß die Überwachungslogikschaltung (5) so ausgelegt ist, daß nach Ablauf der Wartezeit noch einmal ein Bus-Reset ausgelöst wird, wenn das Ausgangssignal des Komparators (2) meldet, daß der auf der DIFFSENS-Leitung (3) auftretende Signalspannungspegel die Referenzspannung (U_{ref}) übersteigt.

6. Schaltung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Signalspannungspegel des auf dem LVD-SCSI-Bus (1) ausgelösten Resets einen Signalspannungsbereich von 0 bis 3,3 Volt nicht überschreiten.

7. Schaltung nach Anspruch 6, dadurch gekennzeichnet, daß die Differentialspannung zwischen dem positiven und negativen Teilsignal auf den entsprechenden differentiellen RST-Leitungen (7, 8) des LVD-SCSI-Bus (1) nicht kleiner als 1 Volt ist.

8. Schaltung nach Anspruch 7, dadurch gekennzeichnet, daß an den Ausgang der Überwachungslogikschaltung (5) ein Reset-Treiberverstärker (6) angeschlossen ist, dessen zwei Ausgänge mit den beiden differentiellen RST-Leitungen (7, 8) des symmetrischen LVD-SCSI-Schnittstellen-Bus (1)

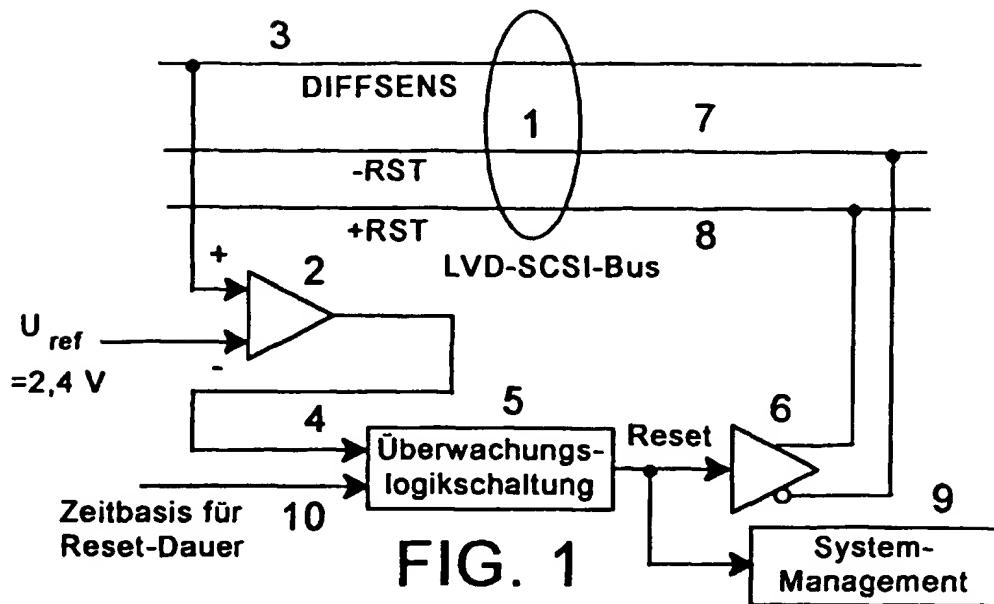


FIG. 1

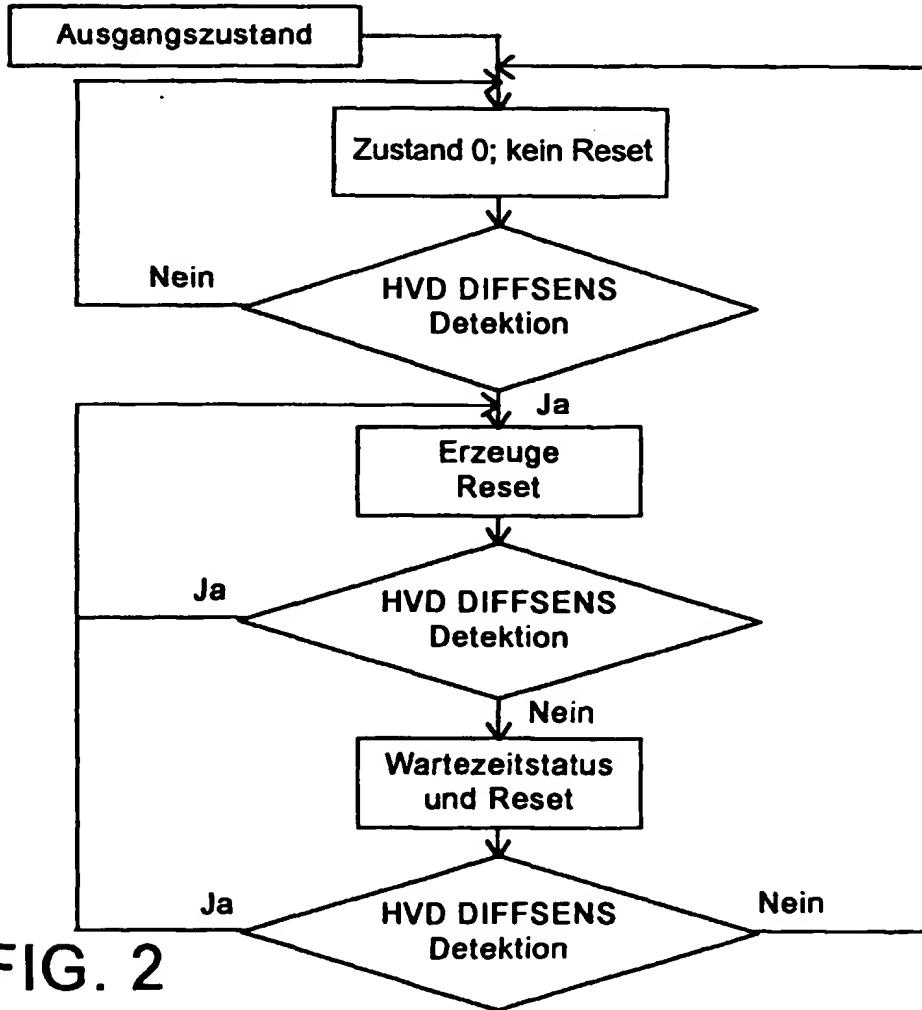


FIG. 2

PTO 04-4297

CY=EP DATE=19991006 KIND=A2
PN=948 170

CIRCUIT PROVIDED IN A COMPUTER SYSTEM FOR THE PROTECTION OF LVD
(LOW-VOLTAGE DIFFERENTIAL)-SCS (SMALL COMPUTER SYSTEM INTERFACE)
EQUIPMENT

[In einem Rechnersystem vorgesehene Schaltung zum Schutz von LVD (Low
Voltage Differential) - SCSI (Small Computer System Interface)
-Einrichtungen]

Robert Depta

UNITED STATES PATENT AND TRADEMARK OFFICE
Washington, D.C. July 2004

Translated by: FLS, Inc.

PUBLICATION COUNTRY (19) : EP

DOCUMENT NUMBER (11) : 0948170

DOCUMENT KIND (12) : A2
(13) : PUBLISHED APPLICATION

PUBLICATION DATE (43) : 19991006

PUBLICATION DATE (45) :

APPLICATION NUMBER (21) : 99105790.2

APPLICATION DATE (22) : 19990322

ADDITION TO (61) :

INTERNATIONAL CLASSIFICATION (51) : H04L 25/02; G06F 13/38

DOMESTIC CLASSIFICATION (52) :

PRIORITY COUNTRY (33) : DE

PRIORITY NUMBER (31) : 19814426

PRIORITY DATE (32) : 19980331

INVENTOR (72) : DEPTA, ROBERT

APPLICANT (71) : PCS PC-SYSTEME ENTWICKLUNGS- UND PRODUKTIONSGESELLSCHAFT MBH & CO. KG

TITLE (54) : CIRCUIT PROVIDED IN A COMPUTER SYSTEM FOR THE PROTECTION OF LVD (LOW-VOLTAGE DIFFERENTIAL) - SCS (SMALL COMPUTER SYSTEM INTERFACE) EQUIPMENT

FOREIGN TITLE [54A] : IN EINEM RECHNERSYSTEM VORGESEHEN SCHALTUNG ZUM SCHUTZ VON LVD (LOW VOLTAGE DIFFERENTIAL) - SCSI (SMALL COMPUTER SYSTEM INTERFACE) - EINRICHTUNGEN

The invention relates to a circuit provided in a computer system for the protection of LVD (low-voltage differential)-SCS (small computer system interface) equipment, e.g., devices or controllers, from excessively high signal voltages which are generated by HVD-SCS (high-voltage differential) equipment that is connected to and activated by the same symmetrical LVD-SCSI bus.

In computer systems, the possibility exists that HVD-SCSI equipment, e.g., drivers, are inadvertently connected to and activated by the same SCSI bus, at which LVD-SCSI equipment, e.g., devices or controllers, are also operated. No pertinent protective measure is provided by the SCSI standard for LVD: SPI-2(X33T10/1142D, Rev. 10). In the event of an excessively high signal voltage triggering of the SCSI bus, the connected LVD-SCSI equipment can therefore be destroyed.

The familiar SCSI controller building blocks which are configured as integrated circuits (ICs), which are intended for LVD operations, are fed with a supply voltage of 3.3. volts, for instance. In addition, what is specified for these building blocks is that the maximum allowed voltage at the signal inputs can only exceed the supply voltage by a maximum of 0.5 volts.

In accordance with the SCSI-3 specification, the voltage levels for HVD-SCSI signals must conform with the interface standard EIA RS-485. The EIA RS-485 standard permits voltage levels in the range between -7 volts and +12 volts, and, more specifically, this applies for low-impedance

* Number in the margin indicates column in the foreign text.

drivers. As a result, the conditions for the occurrence of "latch-up effects" are preprogrammed with almost all LUD-IC building blocks, if the SCSI bus configuration is erroneous.

A different form of the plug connections for HVD-SCSI and LVD-SCSI buses in mixed systems, which, however, has not been provided to date, would substantially facilitate a connection job that is flawless and protects the LVD building blocks.

Manufacturing companies of LVD-SCSI building blocks would sooner see the responsibility for the safeguarding of the LVD building blocks against destruction as being on the part of the manufacturers of HVD-SCSI equipment (hard drives, converters, controllers, plug-in modules, or the like). However, as the solution to this problem is not yet provided by the SCSI standard, and is also not prescribed, it must be presumed that no manufacturer of HVD-SCSI equipment will voluntarily incorporate protective measures for LVD-SCSI-IC building blocks, aside from the fact that, in already manufactured HVD-SCSI equipment, the integration of a pertinent protective measure is not possible anyway.

It is the objective of the invention to specify a protective measure for LVD-SCSI equipment through which the connection occurs /2 safely by means of which it can securely be ruled out that, in the event of an inadvertent connection and activation of HVD-SCSI equipment to the same SCSI bus, excessively high signal voltage levels will arise at the LVD-SCSI equipment and that the equipment can, thus, be destroyed.

In accordance with the invention, which relates to a circuit of the type mentioned at the beginning of the text, this objective is realized

in that a comparator is provided to compare the voltage level present on the DIFFSENS (difference sense) line of the LVD-SCSI bus with the reference voltage which corresponds with the lowest characteristic value of a HVD voltage level on the DIFFSENS line and that a monitoring logic circuit is connected to the output of the comparator, the output of which is connected with the two differential RST lines of the LVD-SCSI bus and which triggers a SCSI bus reset on the LVD-SCSI bus if the output signal of the comparator reports that the signal voltage level occurring on the DIFFSENS line exceeds the reference voltage.

The protective circuit in accordance with the invention is distinguished in that, immediately upon the recognition of the HVE signal voltage level on the DIFFSENS line, usually meaning a level of more than 2.4 volts, a SCSI bus reset is triggered by the monitoring logic circuit on the LVD-SCSI bus.

The DIFFSENS line is provided in a symmetrical SCSI interface bus, meaning one which works with differential signals, in order to identify by means of a test signal whether equipment is connected that works with asymmetrical signals, meaning signals that are not differential.

Advantageous and useful advancements of the inventive circuit are specified in the Sub-Claims.

In an advantageous manner, the duration of the bus reset triggered by the protective circuit in accordance with the invention is made dependent on the duration of the pertinent voltage level on the DIFFSENS line and additionally extended by a waiting period until the stable voltage

level conditions at the LVD-SCSI bus are guaranteed. This waiting period is longer than the minimum SCSI bus reset time.

In an advantageous manner, the inventive protective circuit is configured in such a way that the voltage levels of the reset triggered on the LVD-SCSI bus on the symmetrical RST lines do not exceed a range from 0 volts to 3.3 volts and the differential voltage between the positive and the negative partial signal of the reset is no less than 1 volt to the extent possible. In this way, prescribed conditions are met to keep all LVD-SCSI- and HVD-SCSI equipment on the same SCSI bus in a SCSI reset condition.

By automatically triggering the SCSI reset at the LVD-SCSI bus, the HVD-SCSI equipment which is active at this bus is immediately /3 blocked and only permissible voltages arise at the integrated circuit building blocks (ICs) of LVD-SCSI equipment, i.e., no voltages of such a nature that they will exceed the TEPMPWR voltage level. An occurrence of hardware component-destroying "latch-up effects" in the LVD-SCSI environment is thereby completely ruled out.

In the use of the protective circuit in accordance with the invention, an extremely effective SCSI bus safeguard is the result which is independent of whether the computer system is currently in its startup phase or in the regular working phase.

The invention and details thereof will be explained in the following text by means of configuration examples that are shown in two Figures.

Shown are:

Figure 1, the block diagram of a protective circuit that is configured in accordance with the invention, and,

Figure 2, a flow chart for the monitoring circuit which is contained in the inventive circuit.

Figure 1 depicts a configuration example of an inventive circuit for the protection of LVD (low-voltage differential)-SCSI (small computer system interface) equipment, e.g., devices or controllers, from excessively high signal voltages that are generated by HVD-SCS (high-voltage differential) equipment that is connected to and activated by the same symmetrical LVD-SCSI bus (1), which is provided in a computer system, in the form of a block diagram.

In the circuit, a comparator (2) is provided to compare the voltage level present on the DIFFSENS (difference sense) line (3) of the LVD-SCSI bus (1) with a reference voltage (U_{ref}). The reference voltage (U_{ref}) is 2.4 volts and corresponds with the lowest characteristic value of a HVD voltage level on the DIFFSENS line (3).

A monitoring logic circuit (5), the output of which is connected with the two differential RST lines (7 and 8) of the LVD-SCSI bus (1) via a reset driver amplifier (6) (Tristate) is connected to the output of the comparator (2) with its first input (4).

The monitoring logic circuit (5) triggers a SCSI bus reset at the LVD-SCSI bus (1) when the output signal of the comparator (2) reports that the signal voltage level occurring on the DIFFSENS line (3) exceeds the reference voltage (U_{ref}). The output signal of the monitoring logic circuit (5) also influences the system management (9).

The duration of the bus reset that is triggered by the protective circuit in accordance with Figure 1 depends upon the duration of the pertinent voltage level on the DIFFSENS line (3) and is additionally extended by a waiting period, which is longer than the minimum SCSI /4 bus reset time until stable voltage level conditions are guaranteed at the LVD-SCSI bus (1). The time basis for the bus reset duration is input into the monitoring logic circuit (5) at its second input (10).

The signal voltage levels of the bus reset which is triggered on the LVD SCSI bus (1) must not exceed a signal voltage range from 0 to 3.3 volts and the differential voltage between the positive and negative partial signal on the pertinent differential RST lines (7, 8) of the LVD-SCSI bus (1) shall not be less than 1 volt.

In the following text, the modus operandi of the monitoring logic circuit (5) contained in Figure 1 will be explained by means of the logical flow chart which is depicted in Figure 2.

The monitoring logic circuit starts its work immediately after it is switched on, meaning upon its changeover from its original mode into mode 0, without waiting for the power good signal of the computer system, in order to already rule out HVD conditions at the LVD-SCSI bus during the starting time of the computer system. Thereafter, the monitoring logic circuit waits until a HVD condition might possibly occur with the test signal on the DIFFSENS line, which is characterized by a voltage level on the DIFFSENS line which exceeds the reference voltage of 2.4 volts. This HVD condition triggers a bus reset condition.

This bus reset condition lasts until the predefined waiting period has been reached after the return into the LVD condition in which the voltage level on the DIFFSENS line is less than 2.4 volts. If the HVD condition occurs again after the elapsed waiting period, the LVD-SCSI bus continues to be kept in the reset condition. The reset condition is canceled only after the LVD conditions on the bus have stabilized for an extended period.

Patent Claims

1. Circuit provided in a computer system for the protection of LVD (low-voltage differential)-SCS (small computer system interface) equipment, e.g., devices or controllers, from excessively high signal voltages which are generated by a HVD-SCS (high-voltage differential) equipment that is connected to and activated by the same symmetrical LVD-SCSI bus, characterized in that a comparator (2) is provided to compare the voltage level present on the DIFFSENS (difference sense) line (3) of the LVD-SCSI bus (1) with a reference voltage (U_{ref}) which corresponds with the lowest characteristic value of a HVD voltage level on the DIFFSENS line, and that a monitoring logic circuit (5), the output of which /5 is connected with the two differential RST lines (7, 8) of the LVD-SCSI bus, is connected to the output of the comparator and triggers a SCSI bus reset on the LVD-SCSI bus if the output signal of the comparator reports that the signal voltage level occurring on the DIFFSENS line exceeds the reference voltage.

2. Circuit in accordance with Claim 1, characterized in that the reference voltage (U_{ref}) is 2.4 volts.

3. Circuit in accordance with Claim 1 or 2, characterized in that the duration of the SCSI bus reset that is triggered by the monitoring logic circuit (5) is at least as long as the output signal of the comparator (2) reports that the signal voltage level occurring on the DIFFSENS line (3) exceeds the reference voltage (U_{ref}).

4. Circuit in accordance with Claim 3, characterized in that the duration of the SCSI bus reset that is triggered by the monitoring logic circuit (5) is extended by an additional waiting period, which is selected so that stable signal voltage conditions are guaranteed on the LVD-SCSI bus (1).

5. Circuit in accordance with Claim 4, characterized in that the monitoring logic circuit (5) is configured in such a way that, upon the elapse of the waiting period, a bus reset is triggered again if the output signal of the comparator (2) reports that the signal voltage level occurring on the DIFFSENS line (3) exceeds the reference voltage (U_{ref}).

6. Circuit in accordance with any of the previous Claims, characterized in that the signal voltage levels of the reset which is triggered on the LVD-SCSI bus (1) do not exceed a signal voltage range from 0 to 3.3 volts.

7. Circuit in accordance with Claim 6, characterized in that the differential voltage between the positive and negative partial signal on the pertinent differential RST lines (7, 8) of the LVD-SCSI bus (1) is no less than 1 volt.

8. Circuit in accordance with Claim 7, characterized in that a reset driver amplifier (6) is connected to the output of the monitoring

logic circuit (5), the two outputs of which are connected with the two differential RST lines (7, 8) of the symmetrical LVD-SCSI interface bus (1).

/6

9. Circuit in accordance with any of the previous Claims, characterized in that the monitoring logic circuit (5) is already activated when the computer system is switched on.

This Page Blank (uspto)

Figure 1

Zeitbasis für Reset-Dauer = time basis for reset duration

Überwachungslogikschaltung = monitoring logic circuit

Figure 2

Ausgangszustand = original state

Zustand 0; kein Reset = state 1, no reset

Nein = No

HVD DIFFSENS Detektion = HVD DIFFSENS detection

Ja = Yes

Erzeuge Reset = generate reset

Wartezeitstatus und Reset = waiting period status and reset